

Patent Abstracts of Japan

PUBLICATION NUMBER : 08116093  
PUBLICATION DATE : 07-05-96

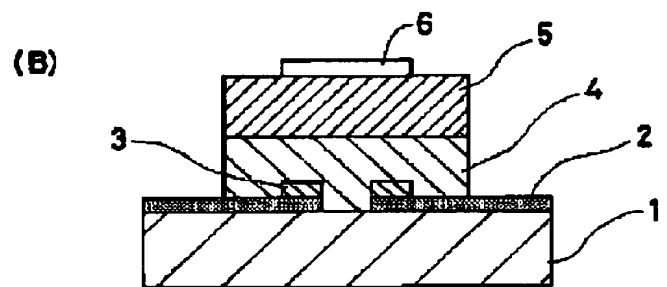
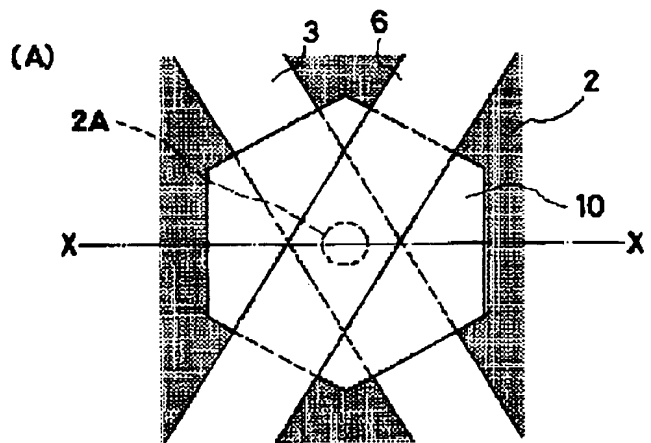
APPLICATION DATE : 17-10-94  
APPLICATION NUMBER : 06250322

APPLICANT : FUJITSU LTD;

INVENTOR : SAITO YOSHIHISA;

INT.CL. : H01L 33/00 H01L 27/14 H01L 31/10

TITLE : OPTICAL SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To provide a distinct image picture of high resolution, by making possible fine structure and high level integration of a light emitting diode (or a light receiving diode), regarding an optical semiconductor device.

CONSTITUTION: The optical semiconductor device is provided with an insulating film 2 and a lower electrode 3 which are laminated on a GaAs substrate 1 whose Miller indices are, e.g. (111)B and have holes 2A for exposing a substratum so as to precisely maintain specified intervals, a P-type GaAlAs semiconductor layer 4 and an N-type GaAlAs semiconductor layer 5 which are laminated by using the hole 2A as a center, have a hexagonal prism shape, and constitute a honeycomb shape in the plane view, and an upper electrode 6 which is formed on the upper surface of the N-type GaAlAs semiconductor layer 5 having the hexagonal prism shape and protrudes in the direction intersecting the lower electrode 3.

COPYRIGHT: (C) JPO



## 【特許請求の範囲】

【請求項1】半導体基板上に積層形成され且つ下地を表出させる穴が所定間隔を正確に維持して形成された絶縁膜及び下部電極と、

前記穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層と、

前記六角柱をなす半導体層の上表面に形成されて前記下部電極と交差する方向に延在する上部電極とを備えて発光することを特徴とする光半導体装置。

【請求項2】積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAlAs層とn型GaAlAs層であることを特徴とする請求項1記載の光半導体装置。

【請求項3】積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAsP層とn型GaAsP層であることを特徴とする請求項1記載の光半導体装置。

【請求項4】積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaP層とn型GaP層であることを特徴とする請求項1記載の光半導体装置。

【請求項5】積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型ZnSe層とn型ZnSe層であることを特徴とする請求項1記載の光半導体装置。

【請求項6】積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む赤色発光ダイオード及び積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む緑色発光ダイオード及び積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む青色発光ダイオードを一組としてディスプレイの一面素を構成したことを特徴とする請求項1記載の光半導体装置。

【請求項7】GaAsP系材料の赤色発光ダイオード及びGaP系材料の緑色発光ダイオード及びZnSe系材料の青色発光ダイオードを一組としてディスプレイの一面素を構成したことを特徴とする請求項6記載の光半導体装置。

【請求項8】半導体基板上に積層形成され且つ下地を表出させる穴が所定間隔を正確に維持して形成された絶縁膜及び下部電極と、

前記穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層と、

前記六角柱をなす半導体層の上表面に形成されて前記下部電極と交差する方向に延在する上部電極とを備えて光検出することを特徴とする光半導体装置。

【請求項9】穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAlAs層及びn型GaAlAs層であることを特徴とする請求項8記載の光半導体装置。

【請求項10】半導体基板が面指数(111)BのGaAs基板であることを特徴とする請求項1乃至請求項9の何れか1項に記載の光半導体装置。

## 【発明の詳細な説明】

## 10 【0001】

【産業上の利用分野】本発明は、平面ディスプレイ装置として好適な発光ダイオード装置、或いは、位置検出装置、或いは、撮像装置として好適な光検出ダイオード装置などの光半導体装置に関する。

【0002】近年、コンピュータなど、情報機器のパーソナル化、小型化に伴って、平面ディスプレイ装置などの重要度が増加し、その高性能化が期待されている。

## 【0003】

【従来の技術】現在、発光ダイオードを用いたディスプレイ装置は、主として単体の発光ダイオードを複数個並べることに依って構成され、比較的、大型のディスプレイ装置として利用されている。因みに、小型のディスプレイ装置では、液晶が多用されている。

## 【0004】

【発明が解決しようとする課題】小型ディスプレイ装置の主流になっている液晶は、一面素の大きさが約0.3〔mm〕×0.3〔mm〕程度であって、その大きさが制約となって、解像度を向上させることができず、そして、この点を改善することは困難と考えられている。

30 【0005】ところで、発光ダイオードを用いたディスプレイ装置は、自己発光型であることから、輝度が高いディスプレイを実現できるのであるが、パーソナル向けの情報機器のように表示面積が小さい場合、解像度が低くなってしまふ。

【0006】本発明は、発光ダイオード（或いは受光ダイオード）を微細化し、且つ、高集積化を可能にすることで、解像度が高い鮮明な画像が得られるようにする。

## 【0007】

40 【課題を解決するための手段】本発明では、発光ダイオード（或いは光検出ダイオード）を選択成長で形成することに依って微細化及び高集積化を可能にし、また、大きさのばらつきをなくすることが基本になっている。

【0008】図1は本発明の原理を解説する為の発光ダイオードを表す要部説明図である。

【0009】図に於いて、(A)は要部平面、(B)は(A)に見られる線X-Xに沿う要部切断側面、1は基板、2は穴をもった絶縁膜、2Aは穴、3は下部電極、4はp型半導体層、5はn型半導体層、6は上部電極、10は発光ダイオード部分をそれぞれ示している。

50 【0010】図示された発光ダイオードを製造するに

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-116093

(43) 公開日 平成 8 年 (1996) 5 月 7 日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 33/00

F

27/14

31/10

H 0 1 L 27/ 14

Z

31/ 10

A

審査請求 未請求 請求項の数10 O L (全 13 頁)

(21) 出願番号

特願平6-250322

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(22) 出願日

平成 6 年 (1994) 10 月 17 日

(72) 発明者 齋藤 美寿

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 柏谷 昭司 (外 1 名)

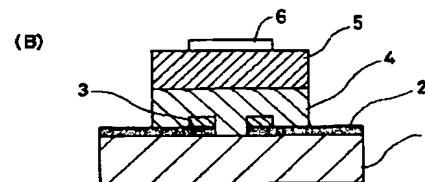
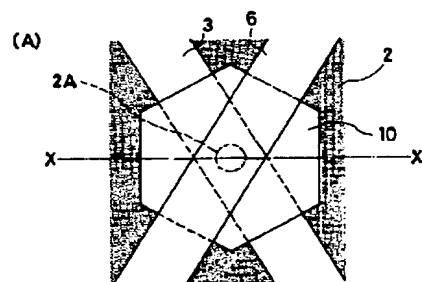
(54) 【発明の名称】 光半導体装置

(57) 【要約】

【目的】 光半導体装置に関し、発光ダイオード（或いは受光ダイオード）を微細化し、且つ、高集積化を可能にすることで、解像度が高い鮮明な画像が得られるようにする。

【構成】 例えば面指数 (1 1 1) B の G a A s 基板 1 上に積層形成され且つ下地を表出させる穴 2 A が所定間隔を正確に維持して形成された絶縁膜 2 及び下部電極 3 と、穴 2 A を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす p 型 G a A l A s 半導体層 4 及び n 型 G a A l A s 半導体層 5 と、六角柱をなす n 型 G a A l A s 半導体層 5 の上表面に形成されて下部電極 3 と交差する方向に延在する上部電極 6 とを備える。

原理を解説する為の発光ダイオードの要部説明図



- 1 : 基板
- 2 : 絶縁膜
- 2 A : 穴
- 3 : 下部電極
- 4 : p 型半導体層
- 5 : n 型半導体層
- 6 : 上部電極
- 1 0 : 発光ダイオード部分

は、

(1) 半絶縁性又は一導電型化合物半導体、例えば半絶縁性又はn型GaAsを材料とする基板1上にSiO<sub>2</sub>などからなる絶縁膜2を形成する。

【0011】(2) その絶縁膜2に穴2Aを形成して、基板1に於ける表面の一部を露出させる。

【0012】(3) その穴の側周に下部電極3を形成する。尚、絶縁膜2と導電物質膜とを積層して形成し、その後、導電物質膜のパターニング、導電物質膜及び絶縁膜2の穴開けを行っても良い。

【0013】(4) MOCVD (metal organic chemical vapour deposition) 法を適用してGaAsPなどの化合物半導体をp型にドーピングしながら成長させて六角柱状のp型半導体層4を形成し、引き続き、GaAsPなどの化合物半導体をn型にドーピングしながら成長させてn型半導体層5を形成する。尚、必要に応じ、p型半導体層4とn型半導体層5との間に量子井戸構造などを介在させて良い。

【0014】(5) n型半導体層5表面に上部電極6を形成し、平面で見て、正六角形の微細な発光ダイオードが完成される。尚、この正六角形の大きさは、任意に制御することができる。

【0015】前記説明から明らかであるが、本発明に於いては、化合物半導体基板を覆う絶縁膜に穴を形成し、その穴内に表出された化合物半導体基板上に化合物半導体層を成長させた場合、自動的に六角柱構造になる現象を利用している。

【0016】図2は同じく本発明の原理を解説する為のディスプレイ装置を表す要部平面説明図であり、図1に於いて用いた記号と同記号は同部分を表すか或いは同じ意味を持つものとする。

【0017】図示のディスプレイ装置は、図1について説明した発光ダイオードを集積化したものであり、発光ダイオード部分10は、正六角形をなし、しかも、大きさが揃っているので、ディスプレイ装置は、略全面に亘って発光ダイオードで構成され、暗部が少ない、モノリシックなディスプレイが実現されている。

【0018】また、図示のディスプレイ装置に於いては、相隣る三個の発光ダイオード部分を三回に分けて作製し、それぞれを発光波長が赤、緑、青である三種類の発光ダイオード部分とすることで、モノリシック・カラー・ディスプレイも実現することができる。

【0019】更にまた、前記した発光ダイオードは、全く同じ構成で高分解能の光検出装置として使用することもできる。

【0020】前記したところから、本発明に依る光半導体装置に於いては、

(1) 半導体基板 (例えば面指数(111)BのGaAs基板1) 上に積層形成され且つ下地を表出させる穴

(例えば穴2A) が所定間隔を正確に維持して形成された絶縁膜 (例えば絶縁膜2) 及び下部電極 (例えば下部電極3) と、前記穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層 (例えばp型GaAlAs半導体層4) 及び反対導電型半導体層 (例えばn型GaAlAs半導体層5) と、前記六角柱をなす半導体層の上表面に形成されて前記下部電極と交差する方向に延在する上部電極 (例えば上部電極6) とを備えて発光することの特徴とするか、又は、

【0021】(2) 前記(1)に於いて、積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAlAs層とn型GaAlAs層であることを特徴とするか、又は、

【0022】(3) 前記(1)に於いて、積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAsP層とn型GaAsP層であることを特徴とするか、又は、

【0023】(4) 前記(1)に於いて、積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaP層とn型GaP層であることを特徴とするか、又は、

【0024】(5) 前記(1)に於いて、積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型ZnSe層とn型ZnSe層であることを特徴とするか、又は、

【0025】(6) 前記(1)に於いて、積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む赤色発光ダイオード及び積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む緑色発光ダイオード及び積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層を含む青色発光ダイオードを一組としてディスプレイの画素を構成したことを特徴とするか、又は、

【0026】(7) 前記(6)に於いて、GaAsP系材料の赤色発光ダイオード及びGaP系材料の緑色発光ダイオード及びZnSe系材料の青色発光ダイオードを一組としてディスプレイの画素を構成したことを特徴とするか、又は、

【0027】(8) 半導体基板上に積層形成され且つ下地を表出させる穴が所定間隔を正確に維持して形成された絶縁膜及び下部電極と、前記穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層と、前記六角柱をなす半導体層の上表面に形成されて前記下部電極と交差する方向に延在する上部電極とを備えて光検出することの特徴とするか、又は、

【0028】(9) 前記(8)に於いて、穴を中心にし

て積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす一導電型半導体層及び反対導電型半導体層がp型GaAlAs層及びn型GaAlAs層であることを特徴とする。

【0029】(10) 前記(1)乃至(9)の何れか一つに於いて、半導体基板が面指数(111)BのGaAs基板であることを特徴とする。

【0030】

【作用】前記手段を採ることに依って、得られる発光ダイオード(或いは光検出ダイオード)は、その主要部分が、加工に依存することなく、選択成長を行うのみで自動的に形成される為、製造ばらつきが少なく、また、絶縁膜に形成する穴の間隔を選択することで如何なる大きさのものでも任意に得ることができ、特に、微細なものを容易に形成することができ、しかも、形状が正六角柱であることから、高効率の集積化が可能であって、且つ、ダイオード自体の開口率も大きいので、高精度、高輝度の鮮明なディスプレイ装置を高い製造歩留りで実現することが可能であり、更にまた、微細な素子を形成し、光検出装置として使用することで、映像を高い分解能で検出することができる。

【0031】

【実施例】図1に見られる発光ダイオードを第一実施例とし、それを製造する工程について具体的に説明する。

【0032】(1) 化学気相堆積(chemical vapor deposition: CVD)法を適用することに依って、面指数が(111)BであるGaAs基板1上に厚さが例えば10[nm]であるSiO<sub>2</sub>からなる絶縁膜2を形成する。ここで、主面に於ける面指数の選択は、後に成長させる化合物半導体結晶の形状を六角柱にする為に重要である。

【0033】(2) スパッタリング法を適用することに依って、絶縁膜2上に厚さが例えば10[nm]であるWSi膜を形成する。尚、この場合、適用技術をCVD法に代替しても良い。

【0034】(3) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>とする反応性イオン・エッチング(reactive ion etching: RIE)法を適用することに依り、WSi膜のパターニングを行って幅が25[μm]の下部電極3を形成する。

【0035】(4) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>(WSi用)及びCF<sub>4</sub>(SiO<sub>2</sub>用)とするRIE法を適用することに依って、下部電極3及び絶縁膜2の選択的エッチングを行って直径が3[μm]である穴2Aを形成し、その穴2A内にGaAs基板1の一部を表出させる。

【0036】(5) MOCVD法を適用することに依って、Znをドーパントとした厚さ2[μm]のp型G

aAlAs半導体層4、Siをドーパントとした厚さ2[μm]のn型GaAlAs半導体層5を成長させる。ここで、p型GaAlAs半導体層4及びn型GaAlAs半導体層5は、平面で見て正六角形に形成され、その一辺は30[μm]、従って、半径30[μm]の円に内接する大きさとする。

【0037】(6) スパッタリング法を適用することに依り、厚さが例えば200[nm]であるITO(indium tin oxide)膜を形成する。

【0038】(7) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチャントをHF+HClとするウェット・エッチング法を適用することに依り、ITO膜のパターニングを行って上部電極6を形成する。尚、上部電極6は、図示の如く、下部電極3と交差するように形成される。

【0039】前記のようにして製造した発光ダイオードを集積化したディスプレイ装置の構成は図2に示したディスプレイ装置と全く同じになり、発光ダイオードが正六角形をなしている為、図示されているように隙間なく配列することができる。

【0040】図2に見られるように発光ダイオードを集積化するには、図1に見られる穴2Aの配列が重要な役割を果たすことになる。

【0041】図3は本発明の発光ダイオードに依って構成するディスプレイ装置の製造途中に於ける要部平面説明図であり、図1及び図2に於いて用いた記号と同記号は同部分を表すか或いは同じ意味を持つものとする。

【0042】図から明らかなように、SiO<sub>2</sub>からなる絶縁膜2上にWSi膜を形成し、そのWSi膜を幅10[nm]の多数のストライプにパターニングして下部電極3を形成し、間隔を例えば80[μm]として下部電極3及び絶縁膜2を貫通する穴2Aを配列形成し、この後、MOCVD法に依って半導体層を積層形成することで前記したような発光ダイオードのアレイが得られるのである。

【0043】前記実施例では、一波長の光を発生する発光ダイオードで構成され、半導体材料がGaAlAsであることから、例えば赤色のモノクローム(monochrome)で構成されたディスプレイとなる。

【0044】前記実施例では、発光ダイオード部分10が全面発光し、そして、ダイオード間隔が狭く、高密度で集積化されているので、開口率が高いディスプレイが実現され、しかも、前記実施例では、一つの画素が半径30[μm]の円に近い大きさで、大変に小さいので、高精度の画像が得られる。

【0045】図4は本発明に於ける第二実施例の発光ダイオードを表す要部平面説明図であり、また、図5は同じく要部切断側面図であって、(A)は図4に見られる線X1-X1に沿う要部切断側面、そして、(B)は図4に見られる線X2-X2に沿う要部切断側面である。

CVD法とリソグラフィ技術、或いは、リソグラフィ技術におけるレジスト・プロセス、蒸着法又はスパッタリング法、リフト・オフ法を適用することに依り、緑色発光ダイオード部分20Gを覆うSiO<sub>2</sub>からなる絶縁膜21を形成する。

#### 【0062】8A-(2)

リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>(WSi用)並びにCF<sub>4</sub>(SiO<sub>2</sub>用)とするRIE法を適用することに依って、図8(A)に示されている位置を選定、即ち、新たに発光ダイオード部分(ここでは、青色発光ダイオード部分)を形成した場合、それが赤色発光ダイオード部分20R並びに緑色発光ダイオード部分20Gに隣接して一画素の構成要素となり得る位置を選定し、下部電極13と絶縁膜12の選択的エッチングを行い、直径が3[μm]である穴12Aを形成し、その穴12A内にGaAs基板11の一部を表出させる。

【0063】図4、図5、図8(B)参照

#### 8B-(1)

MOCVD法を適用することに依って、Liをドーパントとした厚さ2[μm]のp型ZnSe半導体層15B、Clをドーパントとした厚さ2[μm]のn型ZnSe半導体層14Bを成長させる。

【0064】この成長に於いても、穴12Aを中心にして正六角柱をなすn型ZnSe半導体層15B及びp型GaP半導体層14Bが成長し、他の部分には何も成長せず、その正六角形の一边が25[μm]であることから、半径25[μm]の円に内接する大きさとなる。尚、図8(B)に於いても、便宜上、記号20Bで青色発光ダイオードを指示してある。

【0065】図4、図5、図9(A)参照

#### 9A-(1)

エッチャントを緩衝HF水溶液とするウエット・エッチング法を適用することに依り、赤色発光ダイオード20R及び緑色発光ダイオード20G上に在る絶縁膜21を除去する。

【0066】図4、図5、図9(B)参照

#### 9B-(1)

スパッタリング法を適用することに依り、厚さが例えば100[nm]であるITO膜を形成する。

#### 【0067】9B-(2)

リソグラフィ技術に於けるレジスト・プロセス、及び、エッチャントをHF+HClとするウエット・エッチング法を適用することに依って、ITO膜のパターニングを行って上部電極16を形成する。尚、上部電極16は、図示の如く、下部電極13と交差するように形成される。

【0068】図10は図4乃至図9について説明したフル・カラーのディスプレイ装置の一部を表す要部平面説明図であり、図4乃至図9に於いて用いた記号と同記号

は同部分を表すか或いは同じ意味を持つものとする。

【0069】図から明らかなように、平面で見た場合、赤色、緑色、青色の各発光ダイオード20R、20G、20Bが正六角形をなしている為、隙間なく配列することが可能である。

【0070】このディスプレイ装置は、前記したように、赤、緑、青の三つの波長の光を発生する発光ダイオードからなっていて、その発光強度は電流或いは電圧で容易に制御でき、フルカラーのディスプレイを実現することができる。

【0071】また、この発光ダイオードのアレイは、発光ダイオード部分が全面発光し、しかも、その間隔が狭いので高密度に集積化され、開口率が高いディスプレイとなり、また、一画素が、例えば半径50[μm]程度の大きさであることから高精度のディスプレイが可能である。

【0072】前記実施例の場合、一画素を正三角形の各頂点の位置にそれぞれ配置された赤色発光ダイオード部分20R、緑色発光ダイオード部分20G、青色発光ダイオード部分20Bで構成してあるが、この配置、及び、配線の仕方などは、これに限定されるものではない。

【0073】例えば、横方向の一線に並んだ赤色発光ダイオード部分20R、緑色発光ダイオード部分20G、青色発光ダイオード部分20Bで一画素とし、そして、例えば上下二種類の配線を積層形成し、一種の配線に対して一種の発光ダイオードが連なる構成にしたり、或いは、多層になった配線を形成して赤色用、緑色用、青色用の各配線として用いるようにしても良い。尚、その場合、それ等の構成に対応して外部回路が決められる。

【0074】このように、発光ダイオード部分の配列及び配線が異なるディスプレイ装置を本発明の第三実施例として説明する。

【0075】図11は第三実施例であるディスプレイ装置を表す要部平面説明図であり、また、図12は図11に見られるディスプレイ装置の一画素分を表す要部平面説明図であって、図4乃至図10に於いて用いた記号と同記号は同部分を表すか或いは同じ意味を持つものとする。

【0076】第三実施例に於いても、各発光ダイオード部分の構成は、第二実施例に於ける発光ダイオード部分の構成と変わりはなく、そして、正六角形の特徴を活かし、隙間なく配列することができ、基板の一部表面を露出させる始めの穴開けの間隔を正確に設定しさえすれば、図示の如き集積化が可能である。

【0077】このディスプレイ装置も、図から明らかなように、赤、緑、青の三つの波長の光を発生する発光ダイオードからなっていて、その発光強度は電流或いは電圧で容易に制御でき、フルカラーのディスプレイを実現することができる。

【0046】図4及び図5に見られる第二実施例は、カラー・ディスプレイ装置を実現する為のものであって、図には一画素分の発光ダイオードが示されている。

【0047】各図に於いて、11は基板、12は絶縁膜、13は下部電極、14Rは赤色発光ダイオード部分のp型半導体層、15Rは赤色発光ダイオード部分のn型半導体層、14Gは緑色発光ダイオード部分のp型半導体層、15Gは緑色発光ダイオード部分のn型半導体層、14Bは青色発光ダイオード部分のp型半導体層、15Bは青色発光ダイオード部分のn型半導体層、16は上部電極、20Rは赤色発光ダイオード部分、20Gは緑色発光ダイオード部分、20Bは青色発光ダイオード部分、21は絶縁膜をそれぞれ示している。

【0048】図6乃至図9は第二実施例を製造する工程を説明する為の工程要所に於けるディスプレイ装置の要部平面説明図であり、図4及び図5に於いて用いた記号と同記号は同部分を表すか或いは同じ意味を持つものとする。

【0049】次に、第二実施例を製造する工程について説明するが、その説明には、常に図4及び図5を参照するものとし、図6乃至図9は必要に応じて参照するものとする。

【0050】図4、図5、図6(A)参照

6A-(1)

CVD法を適用することに依り、面指数が(111)BであるGaAs基板11上に厚さが例えば5[nm]であるSiO<sub>2</sub>からなる絶縁膜12を形成する。

【0051】6A-(2)

スパッタリング法を適用することに依り、絶縁膜12上に厚さが例えば10[nm]であるWSi膜を形成する。

【0052】6A-(3)

リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>とするRIE法を適用することに依り、WSi膜のパターニングを行って幅が20[μm]の下部電極13を形成する。

【0053】6A-(4)

リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>(WSi用)並びにCF<sub>4</sub>(SiO<sub>2</sub>用)とするRIE法を適用することに依り、下部電極13と絶縁膜12の選択的エッチングを行って直径が3[μm]である穴12A(図6(A)を参照)を形成し、その穴12A内にGaAs基板11の一部を表出させる。

【0054】尚、この穴12Aの数は、一本の下部電極13について、赤色発光ダイオードの分、緑色発光ダイオードの分、青色発光ダイオードの分を形成するので、例えば赤色発光ダイオードの分として、全体の1/3の割合で形成することになる。

【0055】図4、図5、図6(B)参照

6B-(1)

MOCVD法を適用することに依って、Znをドーパントとした厚さ2[μm]のp型GaAlAs半導体層14R、Siをドーパントとした厚さ2[μm]のn型GaAlAs半導体層15Rを成長させる。

【0056】ここで、p型GaAlAs半導体層14R並びにn型GaAlAs半導体層15Rは、平面で見て正六角形に形成され、その一辺は25[μm]となり、従って、半径25[μm]の円に内接する大きさとする。図6(B)では、便宜上、記号20Rで赤色発光ダイオード部分を指示しているが、実際には、1TOからなる上部電極が形成されていないので、完成されたものになってはならない。

【0057】図4、図5、図7(A)参照

7A-(1)

CVD法及びリソグラフィ技術を適用することに依り、赤色発光ダイオード部分20Rを覆うSiO<sub>2</sub>からなる絶縁膜21を形成する。尚、絶縁膜21を形成するには、リソグラフィ技術におけるレジスト・プロセス、蒸着法或いはスパッタリング法、リフト・オフ法を適用しても良い。

【0058】7A-(2)

リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>(WSi用)並びにCF<sub>4</sub>(SiO<sub>2</sub>用)とするRIE法を適用することに依って、図7(A)に示されている位置を選定、即ち、新たに発光ダイオード部分(ここでは、緑色発光ダイオード部分)を形成した場合、それが赤色発光ダイオード部分20Rに隣接して一画素の構成要素となり得る位置を選定し、下部電極13と絶縁膜12の選択的エッチングを行い、直径が3[μm]である穴12Aを形成し、その穴12A内にGaAs基板11の一部を表出させる。

【0059】図4、図5、図7(B)参照

7B-(1)

MOCVD法を適用することに依って、Znをドーパントとした厚さ2[μm]のp型GaP半導体層14G、Teをドーパントとした厚さ2[μm]のn型GaP半導体層15Gを成長させる。尚、このn型GaP半導体層15Gの成長を行う際、アンモニア(NH<sub>3</sub>)ガスを導入し、N(窒素)原子を添加する。尚、N原子は緑色発光を行う為の発光中心の役割を果たす。

【0060】この成長に於いても、穴12Aを中心にして正六角柱をなすp型GaP半導体層14G並びにn型GaP半導体層15Gが成長し、他の部分には何も成長せず、その正六角形の一辺は25[μm]であることから、半径25[μm]の円に内接する大きさとなる。尚、図7(B)に於いても、便宜上、記号20Gで緑色発光ダイオードを指示してある。

【0061】図4、図5、図8(A)参照

8A-(1)



【0078】また、この発光ダイオードのアレイは、発光ダイオード部分が全面発光し、しかも、その間隔が狭いので高密度に集積化され、開口率が高いディスプレイとなり、また、一画素は例えば $20[\mu\text{m}] \times 60[\mu\text{m}]$ 程度と小さいので、高精度のディスプレイとなる。

【0079】更にまた、前記のような発光ダイオードの配列及び配線をしたディスプレイ装置では、赤色、緑色、青色の各発光を独立した配線で制御することができる為、外部回路は簡略化され、そして、赤色、緑色、青色の各発光特性が相違する場合であっても、配線が独立

していることから、最適な制御を行うことができる。

【0080】ところで、本発明に依れば、例えば、図1乃至図3について説明したディスプレイ装置と全く同じ構成を採用することで高分解能の撮像装置として使用することができる光検出装置を実現することができる。

【0081】本発明に於ける第四実施例である光検出装置を製造する工程について具体的に説明する。尚、以下の説明では、図1乃至図3を参照すると良い。

【0082】(1) CVD法を適用することに依り、面指数が(111)BであるGaAs基板1上に厚さが例えば $5[\text{nm}]$ であるSiO<sub>2</sub>からなる絶縁膜2を形成する。

【0083】(2) スパッタリング法を適用することによって、絶縁膜2上に厚さが例えば $10[\text{nm}]$ であるWSi膜を形成する。

【0084】(3) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>とするRIE法を適用することによって、WSi膜のパターニングを行って幅が $1.0[\mu\text{m}]$ の下部電極3を形成する。

【0085】(4) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチング・ガスをCF<sub>4</sub>+O<sub>2</sub>(WSi用)及びCF<sub>4</sub>(SiO<sub>2</sub>用)とするRIE法を適用することによって、下部電極3及び絶縁膜2の選択的エッチングを行って直径が $0.3[\mu\text{m}]$ である穴を形成し、その穴内にGaAs基板1の一部を表出させる。

【0086】(5) MOCVD法を適用することによって、Znをドーパントとした厚さ $2[\mu\text{m}]$ のp型GaAlAs半導体層4、Siをドーパントとした厚さ $2[\mu\text{m}]$ のn型GaAlAs半導体層5を成長させる。ここで、p型GaAlAs半導体層4並びにn型GaAlAs半導体層5は、平面で見て正六角形に形成され、その一辺は $1.0[\mu\text{m}]$ 、従って、半径 $1[\mu\text{m}]$ の円に内接する大きさとする。

【0087】(6) スパッタリング法を適用することによって、厚さが例えば $100[\text{nm}]$ であるITO膜を形成する。

【0088】(7) リソグラフィ技術に於けるレジスト・プロセス、及び、エッチャントをHF+HClとす

るウェット・エッチング法を適用することによって、ITO膜のパターニングを行って幅が $1.0[\mu\text{m}]$ の上部電極6を形成する。尚、上部電極6は、図示の如く、下部電極3と交差するように形成される。

【0089】前記のようにして製造した受光ダイオード部分を集積化した光検出装置の構成は、図2に示したディスプレイ装置と全く同じであって、受光ダイオード部分は正六角形をなしている為、図2に示された発光ダイオードと同様、隙間なく配列することが可能である。

尚、本実施例の場合も、受光ダイオード部分を高集積化する為には、GaAs基板1の一部を表出させる穴2Aの正確な配列が重要な役割を果たすことになる。

【0090】前記実施例では、受光ダイオード部分の直径が約 $2[\mu\text{m}]$ と小さく、また、ダイオード間隔が狭く、高密度で集積化されているので、高精度の分解能をもった光検出装置が実現される。

【0091】本発明に依れば、前記説明した実施例に限られず、他に多くの改変を実現することが可能であって、次に、それを例示する。

【0092】前記実施例では、画素などの大きさについて具体的な寸法を例示してあるが、これよりも、更に小さい画素、或いは、液晶ディスプレイのように大きい画素も任意に作製することができる。

【0093】ドーパントについても、要はp型又はn型になれば良いのであるから、他の物質を用いることは任意であり、また、半導体材料に於いても、例えば第一実施例では、GaAlAsに限られず、例えば、GaAsP、GaP、ZnSeなど、他の半導体材料を用いても良く、その場合、GaAsPなら赤色、GaPなら緑色、ZnSeなら青色の発光からなる単色のディスプレイを実現できる。

【0094】前記実施例では、上部電極6にITOを用いたが、開口率が若干低下することを厭わなければ、通常の金属材料を用いることもできる。また、下部電極3としてWSiを用いたが、その上に半導体を成長させ得るならば、例えばNiAlなど、他の導電材料であっても良い。

【0095】前記各実施例に於いて、導電型をそれぞれ逆転させた構造にしても、同じように動作することは云うまでもない。

【0096】

【発明の効果】本発明に依る光半導体装置に於いては、半導体基板上に積層形成され且つ下地を表出させる穴が所定間隔を正確に維持して形成された絶縁膜及び下部電極と、穴を中心にして積層形成されて六角柱をなし且つ平面で見て蜂の巣状をなす導電型半導体層及び反対導電型半導体層と、六角柱をなす半導体層の上表面に形成されて下部電極と交差する方向に延在する上部電極とを備えて発光又は光検出する。

【0097】前記構成を採ることに依って、発光ダイオ

ード或いは光検出ダイオードは、その主要部分が、加工に依存することなく、選択成長を行うのみで自動的に形成される為、製造ばらつきが少なく、また、絶縁膜に形成する穴の間隔を選択することで如何なる大きさのものでも任意に得ることができ、特に、微細なものを容易に形成することができ、しかも、形状が正六角柱であることから、高効率の集積化が可能であって、且つ、ダイオード自体の開口率も大きいので、高精度、高輝度の鮮明なディスプレイ装置を高い製造歩留りで実現することが可能であり、更にまた、微細な素子を形成し、光検出装置として使用することで、映像を高い分解能で検出することができる。

#### 【図面の簡単な説明】

【図 1】本発明の原理を解説する為の発光ダイオードを表す要部説明図である。

【図 2】本発明の原理を解説する為のディスプレイ装置を表す要部平面説明図である。

【図 3】本発明の発光ダイオードに依って構成するディスプレイ装置の製造途中に於ける要部平面説明図である。

【図 4】本発明に於ける第二実施例の発光ダイオードを表す要部平面説明図である。

【図 5】本発明に於ける第二実施例の発光ダイオードを表す要部切断側面図である。

【図 6】第二実施例を製造する工程を説明する為の工程要所に於けるディスプレイ装置の要部平面説明図である。

【図 7】第二実施例を製造する工程を説明する為の工程要所に於けるディスプレイ装置の要部平面説明図である。

【図 8】第二実施例を製造する工程を説明する為の工程要所に於けるディスプレイ装置の要部平面説明図である。

【図 9】第二実施例を製造する工程を説明する為の工程

要所に於けるディスプレイ装置の要部平面説明図である。

【図 10】図 4 乃至図 9 について説明したフル・カラーのディスプレイ装置の一部を表す要部平面説明図である。

【図 11】第三実施例であるディスプレイ装置を表す要部平面説明図である。

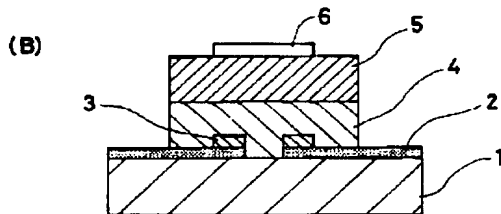
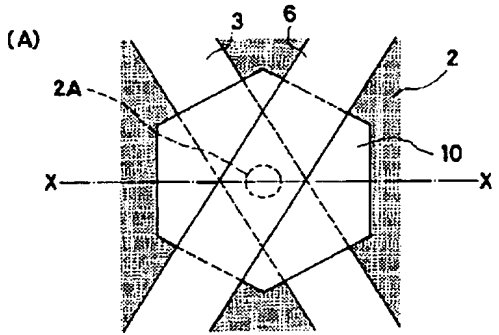
【図 12】図 11 に見られるディスプレイ装置の一画素分を表す要部平面説明図である。

#### 【符号の説明】

- 1 基板
- 2 穴をもった絶縁膜
- 2 A 穴
- 3 下部電極
- 4 p型半導体層
- 5 n型半導体層
- 6 上部電極
- 10 発光ダイオード部分
- 11 基板
- 12 絶縁膜
- 12 A 穴
- 13 下部電極
- 14 R 赤色発光ダイオード部分の p 型半導体層
- 15 R 赤色発光ダイオード部分の n 型半導体層
- 14 G 緑色発光ダイオード部分の p 型半導体層
- 15 G 緑色発光ダイオード部分の n 型半導体層
- 14 B 青色発光ダイオード部分の p 型半導体層
- 15 B 青色発光ダイオード部分の n 型半導体層
- 16 上部電極
- 20 R 赤色発光ダイオード部分
- 20 G 緑色発光ダイオード部分
- 20 B 青色発光ダイオード部分
- 21 絶縁膜

【図1】

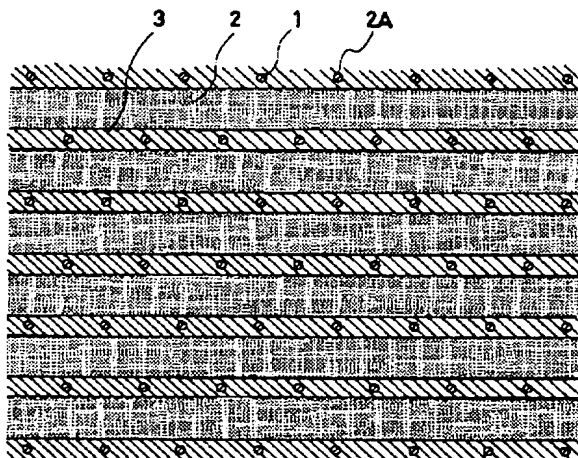
原理を解説する為の発光ダイオードの要部説明図



- 1 : 基板  
2 : 絶縁膜  
2A : 穴  
3 : 下部電極  
4 : p型半導体層  
5 : n型半導体層  
6 : 上部電極  
10 : 発光ダイオード部分

【図3】

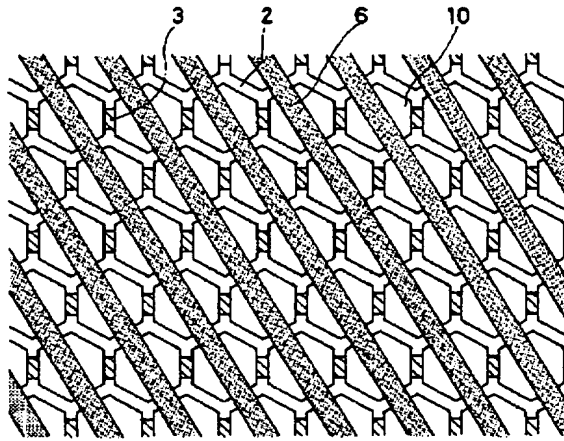
ディスプレイ装置の製造途中に於ける要部平面説明図



- 1 : 基板  
2 : 絶縁膜  
2A : 穴  
3 : 下部電極

【図2】

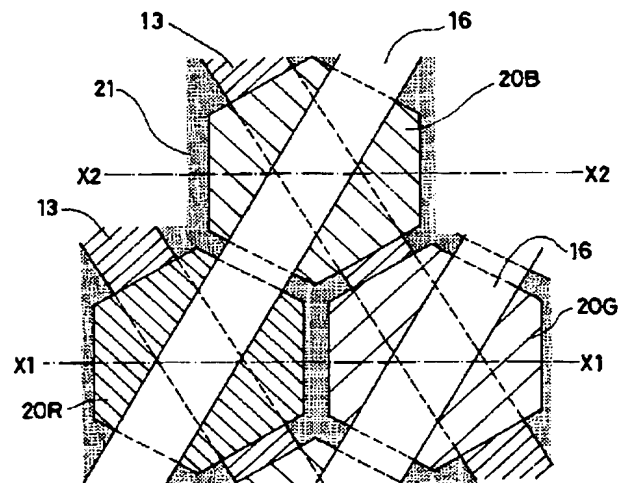
原理を解説する為のディスプレイ装置の要部平面説明図



- 2 : 絶縁膜  
3 : 下部電極  
6 : 上部電極  
10 : 発光ダイオード部分

【図4】

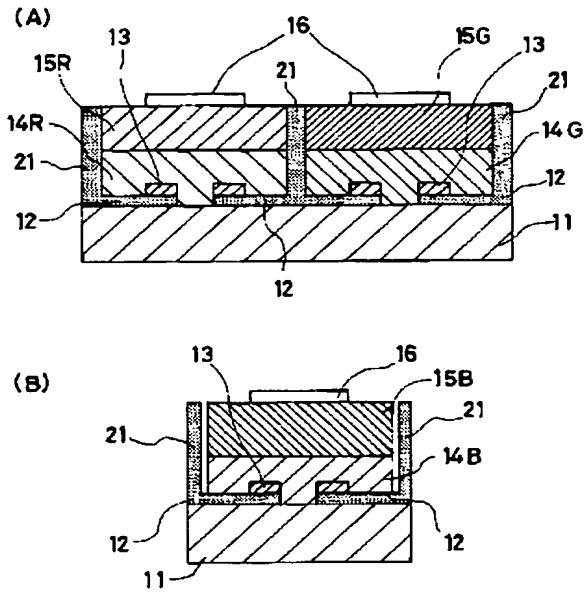
第二実施例の発光ダイオードを表す要部平面説明図



- 13 : 下部電極  
16 : 上部電極  
20R : 赤色発光ダイオード部分  
20G : 緑色発光ダイオード部分  
20B : 青色発光ダイオード部分  
21 : 絶縁膜

【図 5】

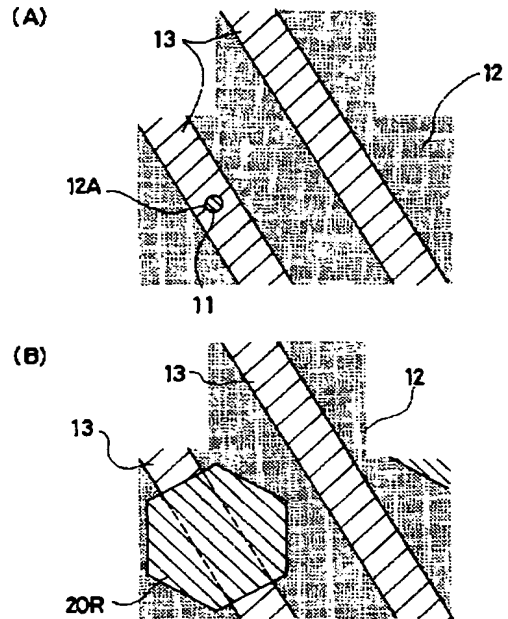
第二実施例の発光ダイオードを表す要部切断側面図



- |              |              |
|--------------|--------------|
| 11 : 基板      | 14B : p型半導体層 |
| 12 : 絶縁膜     | 15B : n型半導体層 |
| 13 : 下部電極    | 16 : 上部電極    |
| 14R : p型半導体層 | 21 : 絶縁膜     |
| 15R : n型半導体層 |              |
| 14G : p型半導体層 |              |
| 15G : n型半導体層 |              |

【図 6】

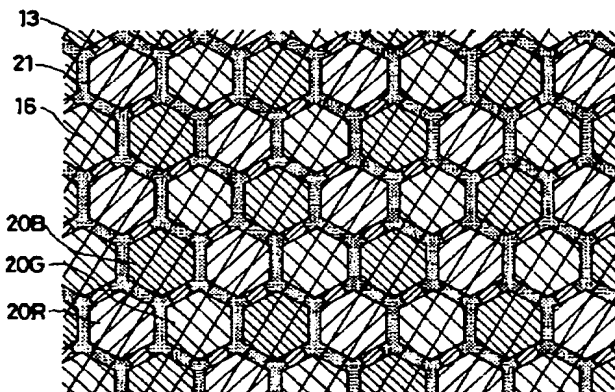
工程要所に於けるディスプレイ装置を表す要部平面説明図



- |                   |
|-------------------|
| 11 : 基板           |
| 12 : 絶縁膜          |
| 12A : 穴           |
| 13 : 下部電極         |
| 20R : 赤色発光ダイオード部分 |

【図 10】

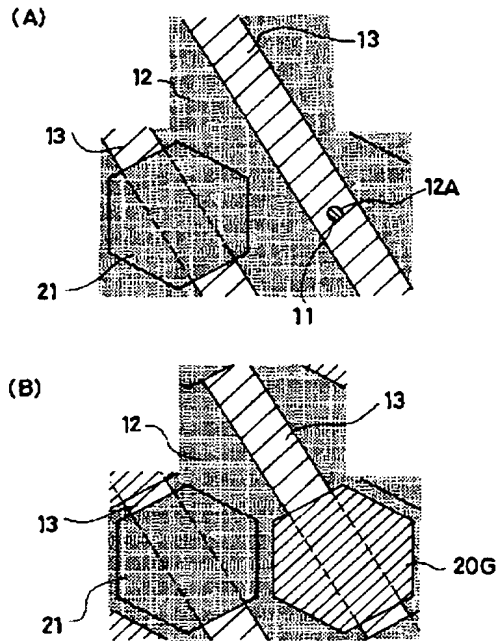
フル・カラーのディスプレイ装置を表す要部平面説明図



- |                   |
|-------------------|
| 13 : 下部電極         |
| 16 : 上部電極         |
| 20R : 赤色発光ダイオード部分 |
| 20G : 緑色発光ダイオード部分 |
| 20B : 青色発光ダイオード部分 |
| 21 : 絶縁膜          |

【図 7】

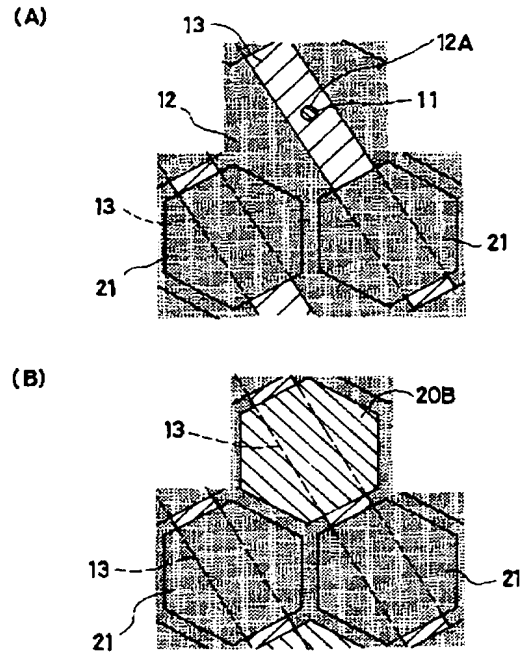
工程要所に於けるディスプレイ装置を表す要部平面説明図



- 11 : 基板  
 12 : 絶縁膜  
 12A : 穴  
 13 : 下部電極  
 20G : 緑色発光ダイオード部分  
 21 : 絶縁膜

【図 8】

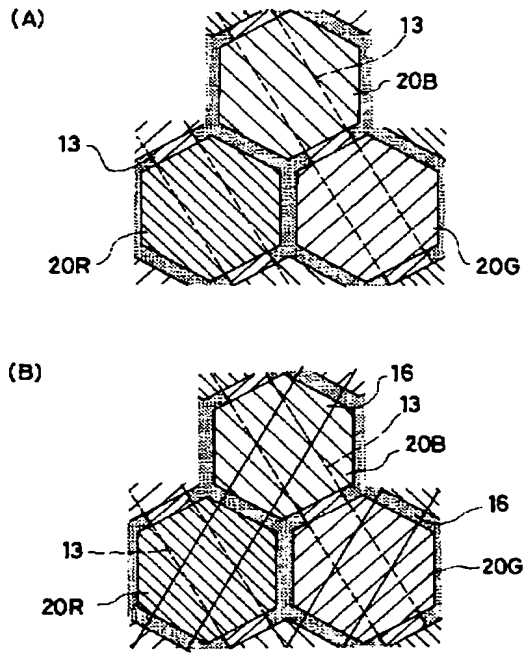
工程要所に於けるディスプレイ装置を表す要部平面説明図



- 11 : 基板  
 12 : 絶縁膜  
 12A : 穴  
 13 : 下部電極  
 20B : 青色発光ダイオード部分  
 21 : 絶縁膜

【図 9】

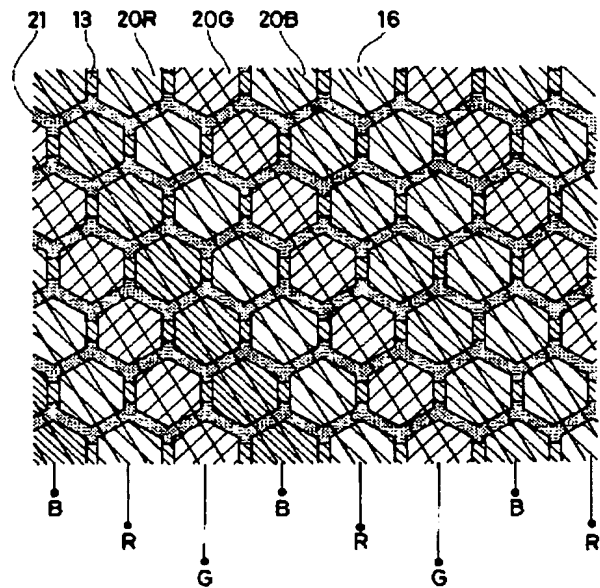
工程要所に於けるディスプレイ装置を表す要部平面説明図



13 : 下部電極  
 16 : 上部電極  
 20R : 赤色発光ダイオード部分  
 20G : 緑色発光ダイオード部分  
 20B : 青色発光ダイオード部分

【図 11】

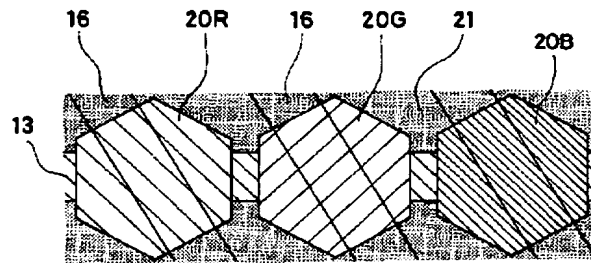
第三実施例のディスプレイ装置を表す要部平面説明図



13 : 下部電極  
 16 : 上部電極  
 20R : 赤色発光ダイオード部分  
 20G : 緑色発光ダイオード部分  
 20B : 青色発光ダイオード部分  
 21 : 絶縁膜

【図 12】

第三実施例の画素分を表す腰部平面説明図



- 13 : F部電極
- 16 : 上部電極
- 20R : 赤色発光ダイオード部分
- 20G : 緑色発光ダイオード部分
- 20B : 青色発光ダイオード部分
- 21 : 絶縁膜

**This Page Blank (uspto)**